

電圧降下を抑制する電源設計

電源設計において、電圧降下を抑制することは、システムの安定動作を確保するために不可欠な要素です。本稿では、電圧降下を抑制するための設計手法と、その効果について詳しく説明します。

電圧降下は、電源回路の抵抗やインダクタンスによって発生します。特に、高電流を流す回路では、電圧降下が顕著になります。これを抑制するためには、電源の出力能力を向上させる必要があります。

本稿では、電圧降下を抑制するための設計手法と、その効果について詳しく説明します。

電圧降下を抑制するための設計手法と、その効果について詳しく説明します。

電圧降下を抑制するための設計手法と、その効果について詳しく説明します。

電圧



電圧

電圧

- 電圧降下を75%削減し、100kHzのスイッチング周波数で動作させる
- 電圧降下を抑制するための設計手法と、その効果について詳しく説明します
- TDKの電源モジュール [Genesys+](#) を採用し、1kW〜22.5kWの出力能力を確保

電圧

Load Station

3.5 LCD 8